

## ⑫ 公開特許公報(A)

平1-100518

⑬ Int. Cl.<sup>4</sup>G 02 F 1/133  
G 09 F 9/30  
H 01 L 27/12

識別記号

3 2 7  
3 1 0

庁内整理番号

7370-2H  
7335-5C  
A-7514-5F

⑭ 公開 平成1年(1989)4月18日

※審査請求 未請求 発明の数 1 (全6頁)

⑮ 発明の名称 アクティブマトリクス基板の製造方法

⑯ 特 願 昭62-257184

⑰ 出 願 昭62(1987)10月14日

⑱ 発 明 者 小 下 敏 之 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内

⑱ 発 明 者 松 崎 永 二 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内

⑱ 発 明 者 頼 富 美 文 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内

⑱ 発 明 者 釧 持 秋 広 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所生産技術研究所内

⑲ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑳ 代 理 人 弁理士 小川 勝男 外1名

最終頁に続く

## 明 細 書

## 1. 発明の名称

アクティブマトリクス基板の製造方法

## 2. 特許請求の範囲

1. 下記の工程からなることを特徴とするアクティブマトリクス基板の製造方法。
  - i 少なくとも表面が絶縁物からなる基材上にゲート電極(走査線)を形成する工程
  - ii iの試料上にゲート絶縁膜、半導体層を順次堆積する工程
  - iii iiの試料の半導体層上にソース電極およびドレイン電極を形成する工程
  - iv iiiの試料のソース電極上に画素電極を形成する工程
  - v ivの試料上に保護膜を形成し、ドレイン電極上の該保護膜にスルーホールを形成する工程
  - vi vの試料上に、信号線および遮光膜を形成し、同時にスルーホールの接続を形成する工程

## 3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、液晶表示素子等に用いられるアクティブマトリクス基板の製造方法に係り、特に、大面積アクティブマトリクス基板の製造に好適なアクティブマトリクス基板の製造方法に関する。

〔従来の技術〕

近年、オフィスオートメーション(OA)機器の小形化、軽量化の進展に伴って、表示装置として、ブラウン管に代わって液晶表示素子の要求が高まっている。特に、アクティブマトリクス基板(以下、AMX基板と称する)は、クロストーク等の欠陥がないため、研究、開発が活発に進められている。

これまでのAMX基板は、第5図に示すように、信号線10、走査線2、薄膜トランジスタ部12、および画素電極7から構成されており、薄膜トランジスタ部断面(第5図C-C')および信号線-走査線交差部断面(第5図D-D')は、それぞれ、第6図および第7図に示す構造を有するも

のであった。また、該AMX基板の製造は、例えばジャパン・ディスプレイ'83、第356頁～第359頁(1983年)〔JAPAN DISPLAY'83pp356～359(1983)〕記載にみられるように、概略、第8図に示す工程によって製造されていた。すなわち、

- (a) 少なくとも表面が絶縁物からなる基板(ガラス、石英等)1上にアルミニウム(Al)あるいはクロム(Cr)等の金属膜により走査線となるゲート電極2を形成する工程
- (b) (a)により得た試料上にゲート絶縁膜3、半導体層4を順次堆積し、半導体層を島状に形成する工程
- (c) (b)により得た試料上にAlあるいはCr等の金属膜により、画素電極7と接続するソース電極5、信号線となるドレイン電極6を形成する工程
- (d) (c)により得た試料のソース電極6上にITO(Indium-Tin-Oxide)等の透明導電膜により画素電極7を形成する工程

・ 3 ・

電極の形成と信号線形成とを分離したものとし、信号線形成を遮光膜形成と同時に行うことにより、上記目的を達成することができるという結果を得ることができた。

#### 〔作用〕

信号線形成をソース電極およびドレイン電極の形成から分離したものとし、信号線の形成を遮光膜の形成と同時に行うという工程をとることによって、信号線-走査線交差部がゲート絶縁膜と保護膜とによって2重に絶縁されることとなり、これによって、信号線-走査線間の絶縁性が格段に向上し、従って、短絡の発生を防ぐことができる。

#### 〔実施例〕

以下、本発明の方法の一実施例について、図によって説明する。

第1図は、本発明の方法によるAMX基板の製造の過程を示す工程図で、(a)は少なくとも表面が絶縁物からなる基板1上にAlあるいはCr等の金属膜により走査線となるゲート電極2を形成した状態、(b)は(a)によって得た試料上にゲ-

(e) (d)により得た試料上に保護膜8を形成する工程

(f) (e)により得た試料上にAlあるいはCr等の金属膜により遮光膜11を形成する工程からなる工程によるものである。

#### 〔発明が解決しようとする問題点〕

しかしながら、従来技術により、第8図に示す工程によって、第6図および第7図に示す断面構造のAMX基板を製造した場合、信号線6と走査線2との交差部で絶縁不良による短絡が発生しやすいという欠点があり、このため、大面積AMX基板製造において歩留りが低く、原価高になるという問題点があった。

本発明の目的は、上記従来技術にみられた信号線-走査線間短絡の問題を解決し、高い製造歩留りを示すAMX基板の製造方法を提供することにある。

#### 〔問題点を解決するための手段〕

発明者等は、AMX基板の製造方法について鋭意検討を重ねた結果、ソース電極およびドレイン

・ 4 ・

ト絶縁膜3および半導体層4を順次堆積し、半導体層4を島状に形成した状態、(c)は(b)によって得た試料の半導体層4上にAlあるいはCr等の金属膜によりソース電極5およびドレイン電極6を形成した状態、(d)は(c)によって得た試料のソース電極5上にITO等の透明導電膜により画素電極7を形成した状態、(e)は(d)によって得た試料上にシリコン窒化膜等の保護膜8を形成し、さらに、ドレイン電極6上の該保護膜8にスルーホール9を形成した状態、(f)は(e)によって得た試料上に信号線10および遮光膜11を形成し、同時に、スルーホール9の接続を形成してAMX基板を完成した状態を、それぞれ、示したものである。

また、第2図は本発明の方法により製造したAMX基板の構成を示す平面図、第3図は本発明の方法により製造したAMX基板の薄膜トランジスタ部の第2図A-A'断面図、第4図は同じく本発明の方法により製造したAMX基板の走査線-信号線交差部の第2図B-B'断面図を示す図で

・ 5 ・

・ 6 ・

ある。第3図から明らかなように、信号線10とドレイン電極6とは、ドレイン電極6上の保護膜8に形成したスルーホール9上の導体を介して接続されており、また、第4図から明らかなように、信号線10-走査線2間には、ゲート絶縁膜3および保護膜8によって2重に絶縁された形状となっている。

発明者等は、AMX基板の製造において、上記本発明の方法を適用することによって、信号線-走査線間短絡の発生を生ずることなく、良好な歩留りでAMX基板を製造することができるという結果を得た。

〔発明の効果〕

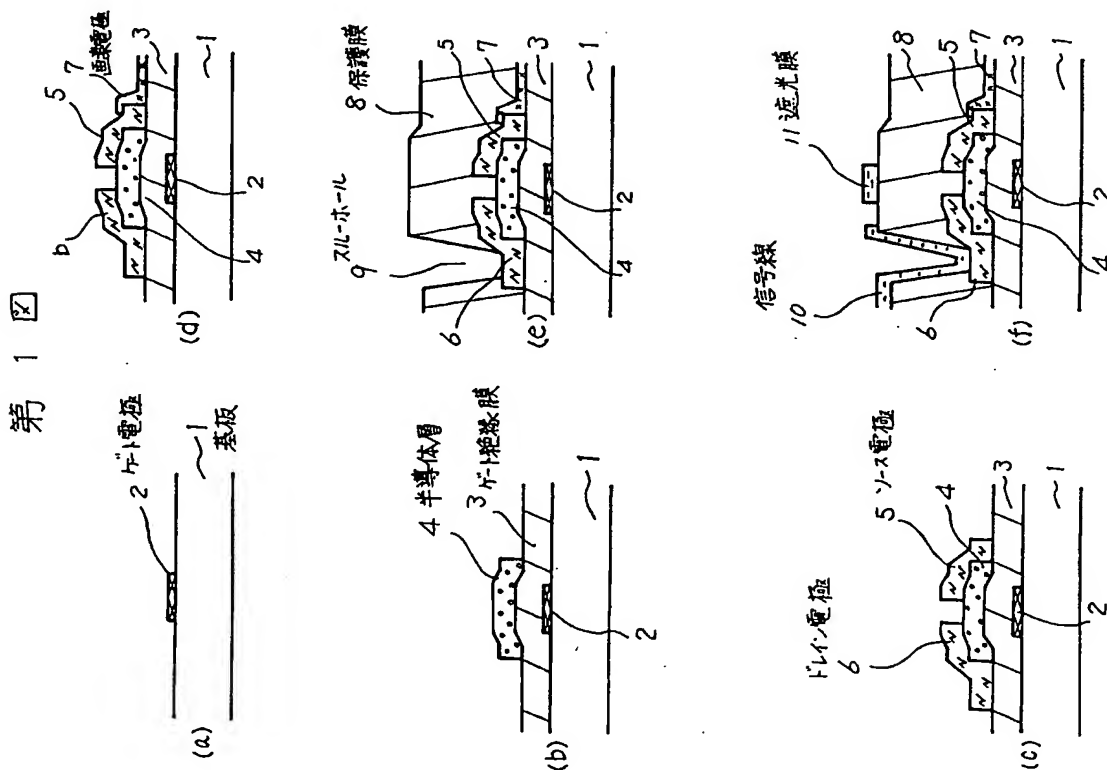
以上述べてきたように、AMX基板の製造において、本発明の方法、すなわち、略述すれば、ソース電極およびドレイン電極の形成と信号線形成とを分離したものとし、信号線形成を遮光膜形成と同時に進行する方法、を適用することによって、従来技術にみられたような走査線-信号線間短絡不良を発生することなく、良好な歩留りでAMX基

板を製造することができた。

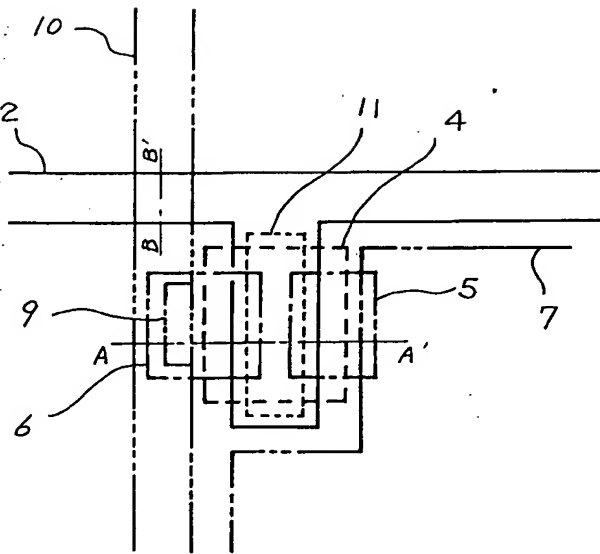
#### 4. 図面の簡単な説明

第1図は本発明の方法によるAMX基板製造の過程を示す工程図、第2図は本発明の方法により製造したAMX基板の構成を示す平面図、第3図は本発明の方法により製造したAMX基板の第2図A-A'の断面図、第4図は本発明の方法により製造したAMX基板の第2図B-B'の断面図、第5図は従来技術により製造したAMX基板の構成を示す平面図、第6図は従来技術の方法により製造したAMX基板の第5図C-C'の断面図、第7図は従来技術の方法により製造したAMX基板の第5図D-D'の断面図、第8図は従来技術の方法によるAMX基板製造の過程を示す工程図である。

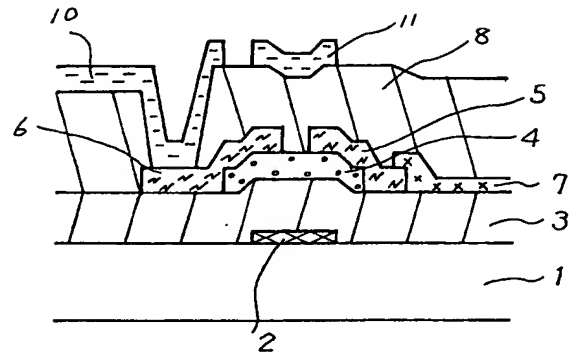
- 1…基板、2…ゲート電極（走査線）、  
3…ゲート絶縁膜、4…半導体層、5…ソース電極、6…ドレイン電極、7…画素電極、8…保護膜、9…スルーホール、10…信号線、  
11…遮光膜、12…薄膜トランジスタ部。



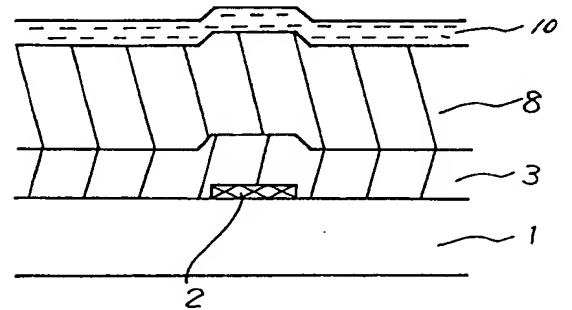
第 2 図



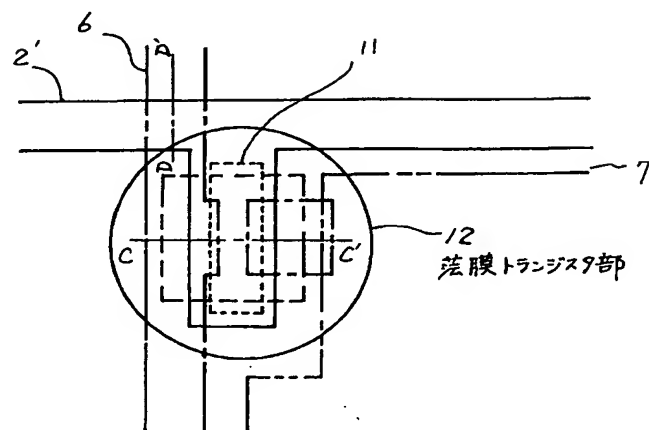
第 3 図



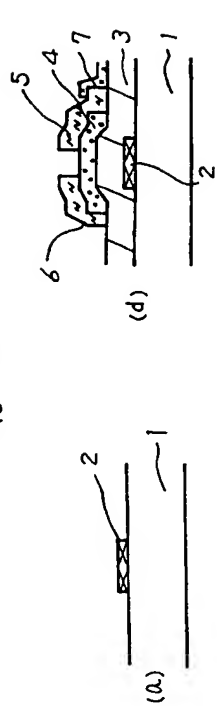
第 4 図



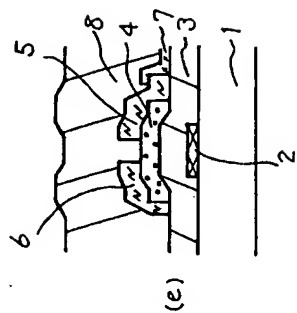
第 5 図



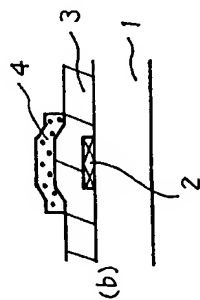
第 8 図



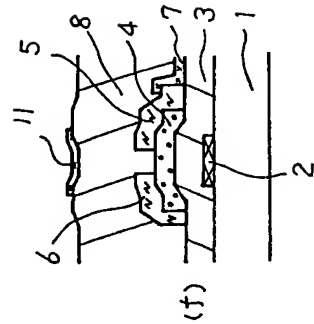
(a)



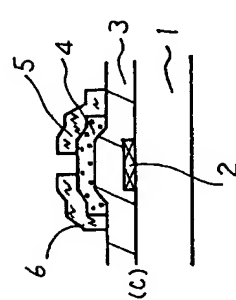
(b)



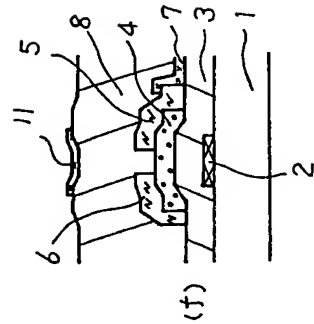
(c)



(d)

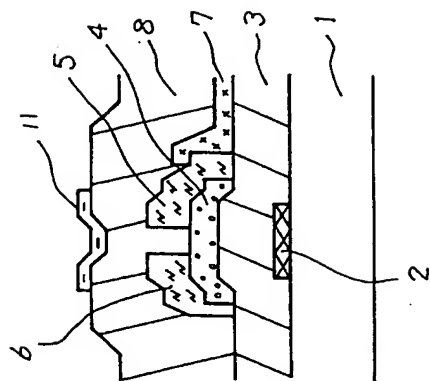


(e)

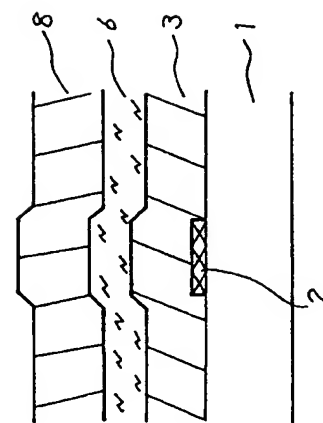


(f)

第 6 図



第 7 図



第1頁の続き

⑤Int. Cl.<sup>4</sup>

H 01 L 29/78

識別記号

3 1 1

庁内整理番号

A-7925-5F

⑦発 明 者 渡 邊 邦 彦 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作  
所生産技術研究所内

⑦発 明 者 中 谷 光 雄 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作  
所生産技術研究所内